JP 405121631 A MAY 1993

(54) LEAD FRAME

(11) 5-121631 (A) (43) 18.5.1993 (19) JP

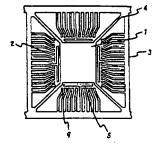
(21) Appl. No. 3-279439 (22) 25.10.1991

(71) NEC IC MICROCOMPUT SYST LTD (72) KENICHI KAWAKAMI

- (51) Int. Cl<sup>5</sup>. H01L23/50

PURPOSE: To reduce a wiring region on a pellet and to make small the area of the chip in the case where a wiring having many wiring distributions is outputted to pins on the pellet in the lead frame of an IC and moreover, to realize the lead frame, on which a low-impedance wiring can be provided.

CONSTITUTION: A lead frame is formed into a constitution, wherein leads 2 of the lead frame are deformed to change their forms like stitch parts 5 and can be bonded to leads 2 of the same lead frame from pads on a pellet located in a position apart from the leads 2.



t: pellet mounting part, 3: frame, 4: arm for mounting part fixing use, 9: stitch part

(19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号

## 特開平5-121631

(43)公開日 平成5年(1993)5月18日

(51) Int.Cl.5

識別記号

庁内整理番号

FΙ

技術表示箇所

H 0 1 L 23/50

S 9272 - 4M

審査請求 未請求 請求項の数1(全 4 頁)

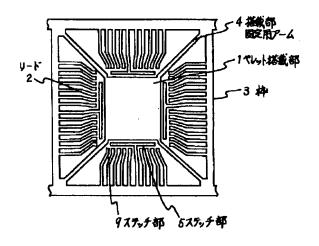
(21)出願番号	特願平3-279439	(71)出願人	000232036
(22)出願日	平成3年(1991)10月25日		日本電気アイシーマイコンシステム株式会 社 神奈川県川崎市中原区小杉町1丁目403番
		()	53
		(72)発明者	川上 賢一 神奈川県川崎市中原区小杉町一丁目403番
			53日本電気アイシーマイコンシステム株式 会社内
		(74)代理人	弁理士 内原 晋

## (54) 【発明の名称】 リードフレーム

## (57)【要約】

【目的】 I Cのリードフレームにおいて、ペレット上で 布線分けの多い配線がピンへ出力されている場合に、ペレット上の配線領域を減らしチップ面積を小さくする。 更に、低インピーダンスの配線が可能なリードフレーム を実現する。

【構成】リードフレームのリード2を変形してステッチ部5の様に形状を変え、離れた位置にあるペレット上のパッドから同一のリードフレームのリード2へのポンディングを可能にしている。



## 【特許請求の範囲】

ICペレットを搭載するペレット搭載部 【請求項1】 と、該ペレット搭載部の周囲に配置され先端にステッチ 部が形成された複数のリードとを有するリードフレーム において、前記複数のリードのうちの少くとも1本のリ ードに接続し前記ペレット搭載部と前記ステッチ部との 間に該ステッチ部の複数にまたがるステッチ部を設けた ことを特徴とするリードフレーム。

#### 【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明はリードフレームに関し、 特に、ペレット搭載用のリードフレームに関する。

[0002]

【従来の技術】一般に、ペレット搭載用のリードフレー ムは、ペレット搭載部にペレットを載せ、ペレット上の ボンディング用パッドからリードフレームのリードのス テッチ部に金線等の線材で接続することによりペレット とIC外部との接続を可能にするものである。

【0003】図6は従来のリードフレームの一例の平面 図、図7は図6のリードフレームにペレットを搭載しポ 20 【0017】 ンディングした一例の部分拡大斜視図である。

【0004】図6および図7に示す様に、通常、リード フレームにペレット6を搭載し、ペレット6上のパッド 7からリードフレームのリード2のステッチ部9にポン ディングする場合には、ひとつあるいは隣接する複数の パッド7から、ひとつのリードフレームのリード2のス テッチ部9へポンディングワイヤ8によって接続され る。

【0005】図8は図6のリードフレームを用いた場合 のペレット上の配線の一例の平面図である。

【0006】図8に示す様に、パッド7bには、アルミ 配線C~Hが接続され、アルミ配線C, D以外のアルミ 配線E~Hは、パッド7bまでの間に共通インピーダン スを持たないよう設計されている。

【0007】図9は図5のリードフレームにペレットを 搭載しポンディングした 他の例の部分拡大斜視図であ

【0008】図9に示す様に、この場合は、隣接する2 つのパッド7からひとつのステッチ部10ヘポンディン のステッチ部10ヘポンディングできるのは、パッド7 が隣接している場合のみである。

[0009]

【発明が解決しようとする課題】従来のリードフレーム においては、リードフレーム上に搭載されたペレットの ひとつあるいは隣接する複数のボンディングパッドから リードフレームのひとつのリードのステッチ部にポンデ ィングワイヤによってポンディングされるため、下記の 欠点があった。

【0010】(1)ペレット上でGNDやV。のよう *50* ムを用いた場合のペレット上のアルミ配線は、図5に示

に、ひとつのパッドへ接続される配線が多くの布線分け が必要な場合にはペレット上の配線領域を多くとらなけ ればならず、ペレットの面積をを広くしていた。

【0011】(2)ペレット上のアルミ配線は数オーム ~数+オームとインピーダンスが高く、回路動作上の不 具合を生じることがあった。

【0012】(3)従来は、上記の欠点を解決するため に配線するパッドを分けてICのピンとしてIC外部で 接続していたためICのピン数を多くしていた。

【0013】そこで、本発明の目的は、以上の欠点を解 消して下記のリードフレームを提供するところにある。

【0014】(1)ひとつのパッドに接続される配線が 多くの布線分けが必要な場合でも配線領域を多くとらな いで配線が実現できるリードフレーム。

【0015】(2)非常に小さいインピーダンスの配線 が実現できるリードフレーム。

【0016】(3)布線分けや低インピーダンスの配線 を実現するためのICのピンを必要としないリードフレ

【課題を解決するための手段】本発明は、ICペレット を搭載するペレット搭載部と、該ペレット搭載部の周囲 に配置され先端にステッチ部が形成された複数のリード とを有するリードフレームにおいて、前記複数のリード のうちの少くとも1本のリードに接続し前記ペレット搭 載部と前記ステッチ部との間に該ステッチ部の複数にま たがるステッチ部を設ける。

[0018]

【実施例】以下、本発明の実施例について図面を参照し 30 て説明する。

【0019】図1は本発明の第1の実施例の平面図、図 2は図1のリードフレームにペレットを搭載した部分拡 大斜視図である。

【0020】第1の実施例は、図1に示す様に、複数の リードのうちの1本のリード2に接続しペレット搭載部 1とリード2先端のステッチ部9との間にステッチ部9 の複数にまたがるステッチ部5が設けられている。

【0021】図2に示す様に、ペレット6のパッド7の うちのパッドA 7 a とパッドB 7 b は、ステッチ部5に グした例であるが、複数のパッド 7 からひとつのリード 40 接続され、更に、ピンに接続されて I C外部へ出力され る。

> 【0022】図5は本発明の第1の実施例のリードフレ ームを用いた場合のペレット上の配線の平面図である。

【0023】第1の実施例の効果を具体的に説明する。

【0024】従来のリードフレームを用いた場合のペレ ット上のアルミ配線は、図8に示す様、アルミ配線Cと D以外のアルミ配線E~Hは、パッドB7bまでの間に 共通インピーダンスを持たないよう設計されている。

【0025】これに対し、第1の実施例のリードフレー

-154-

3

す様に、アルミ配線CとDをパドA7aへ接続し、E~ HをパッドB7bへ接続する。

【0026】この図5のペレット6を図2に示す様に第 1の実施例のリードフレームへ搭載することにより、下 記の様な効果をあげることができる。

【0027】(1) 例えば、ペレット上で3mmのアルミ配線を行った場合のインピーダンスは、 $1\Omega \sim 2\Omega$ 程度であるのに対し、リードフレーム上で同様の配線を行えばインピーダンスは $0.1\Omega$ 以下となる。

【0028】(2)通常、ペレット上の配線領域は全ペ 10 レット面積の20%~30%を占めるが、本実施例のリードフレームを使用しリードフレームを配線として活用することで、ペレット上の配線領域を減らし、3000素子程度のICであれば5%~10%程度ペレット面積を縮小することができる。

【0029】(3) GNDやV。の様にペレット上で布線分けの多い配線を幾つかのピンに分けて出力している ICについては、本実施例のリードフレームを使用する ことにより、ピン数を減らすことができる。

【0030】図3は本発明の第2の実施例の要部平面 20図、図4は本発明の第3の実施例の要部平面図である。

【0031】また、本発明のリードフレームのリードのステッチ部の形状については、図1の様なT字型のステッチ部5の第1の実施例の他に、図3の様なL字型のステッチ部15、図4の様にステッチ部5とステッチ部15を組合わあせた第2の実施例および第3の実施例が考えられる。

#### [0032]

【発明の効果】以上の説明により明かな様に、本発明の 5, リードフレームによれば、下記の効果を得ることができ 30 6 る。 7.

【0033】(1)リードフレームのステッチ部を配線として活用することで、ペレット上の配線領域を減らし

ペレットの面積を5%~10%程度縮小することができる。

【0034】(2)リードフレームの端子を配線として活用することで、低インピーダンスの配線を実現できる。

【0035】(3)布線分けのために配線を幾つかのピンに分けて出力しているICについては、ピン数を減らすことができる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施例の平面図である。

【図2】図1のリードフレームにペレットを搭載した部 分拡大斜視図である。

【図3】本発明の第2の実施例の要部平面図である。

【図4】本発明の第3の実施例の要部平面図である。

【図 5】 本発明の第1の実施例のリードフレームを用いた場合のペレット上の配線の平面図である。

【図6】従来のリードフレームの一例の平面図である。

【図7】図6のリードフレームにペレットを搭載しポンディングした一例の部分拡大斜視図である。

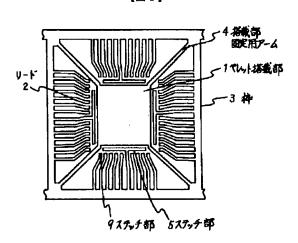
20 【図8】図6のリードフレームを用いた場合のペレット 上の配線の一例の平面図である。

【図9】図6のリードフレームにペレットを搭載しポンディングした他の例の部分拡大斜視図である。

#### 【符号の説明】

- 1 ペレット搭載部
- 2 11-13
- 3 枠
- 4 搭載部固定用アーム
- 5, 9, 10, 15 ステッチ部
- 70 6 ペレット
  - 7, 7a, 7b パッド
  - 8 ポンディングワイヤー

【図1】



[図2]

